# ETUDE DES CIRCUITS SEQUENTIELS

## I – Introduction aux systèmes séquentiels

### A. Définition

Un système est dit séquentiel, lorsque la ou les sorties dépendent de la combinaison des entrées et de l'état précédent des sorties.
Une même cause (même combinaison des entrées) peut produire des effets différents.
le temps peut être une cause déclenchante. L'effet peut persister si la cause disparaît.

### B. Prise en compte du temps

**1. fonction mémoire;**
à l'apparition du signal e, la sortie change d'état, à la disparition du signal la sortie reste dans le même état.Le maintien de la sortie est l'effet mémoire.

**2. fonctions retard (s), temporisation;**
A l'apparition du signal entrée e, la sortie S ne change d'état qu'au bout d'un certain temps t1, à la disparition du signal la sortie reste dans le même état pendant le temps t2.

**3. fonction monostable;**
Quelle que soit la durée du signal d'entrée, la sortie a toujours la même durée.

**4. fonction comptage;**
La sortie change d'état lorsque l'entrée a changée d'état le nombre de fois prédéfini. La sortie est indépendante de l'intervalle entre deux changements mais seulement du nombre de changement.

**5. Fonctionnement synchrone ou asynchrone**
Un fonctionnement est dit synchrone à un événement extérieur, lorsque la prise en compte de l'évolution des entrées ne s'effectue qu'a des instants précis, un fonctionnement est dit asynchrone lorsque cette prise en compte est effective dès le changement d'état. Cette notion de synchronisation est surtout utilisée dans le fonctionnement des bascules et constituants mémoires pour synchroniser plusieurs composant entre eux.

### C. Fonction mémoire

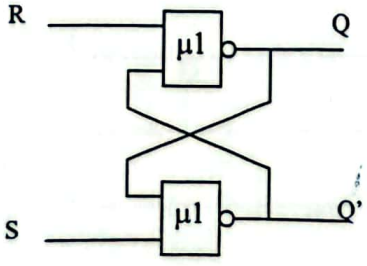
La plupart des traitements ne sont pas uniquement combinatoires mais souvent séquentiels.
Dans un traitement séquentiel le système doit pouvoir mémoriser certaines valeurs pour pouvoir les réutiliser.
Une bascule est un composant qui permet de réaliser la fonction Mémoire.

## II. Etude des bascules

La bascule (Flip Flop) est un circuit bistable pouvant prendre deux états logiques "0" ou "1" . L'état de la bascule peut être modifié en agissant sur une ou plusieurs entrées. Le nouvel état de la bascule dépend de l'état précédent, c'est l'élément de base des circuits séquentiels. La bascule peut conserver son état pendant une durée quelconque, elle peut donc être utilisée comme mémoire.
Les bascules sont de 4 types : RS, JK, D et T, avec leurs variantes, dont la principale est la maître esclave, d'autre part ces FF peuvent être synchrones ou asynchrones, dotées d'entrées prioritaires, être commandées par des niveaux ou par des fronts.

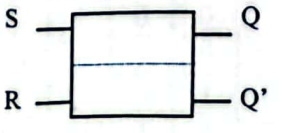
### 1) Bascules R S et $\overline{R}$ $\overline{S}$

Constituées de deux portes NAND ou NOR. (Q'=/Q)




| R | S | Q | Q' |
|---|---|---|---|
| 0 | 0 | x | $\overline{x}$ |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 |

Interdit



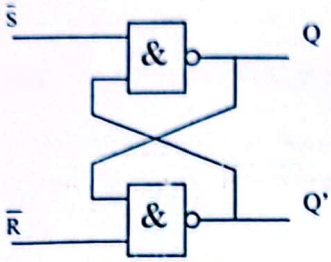

Niveau « 1 » actif



CamScanner

S : Set = mise à un. . . Q est forcé à un par .S . .
R : Reset = mise à zéro. . . Q' est forcé à un par .R . .

Autre montage : Bascule $\overline{R}$ $\overline{S}$ (Application : Anti-rebond.)




| $\overline{R}$ | $\overline{S}$ | Q | Q' |
|---|---|---|---|
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | x | $\overline{x}$ |

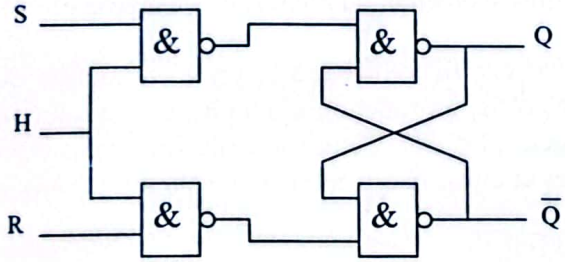
Interdit

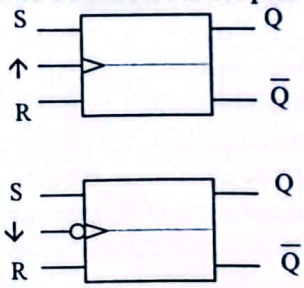
Niveau « 0 » actif

Remarques : Inconvénient
Le cas R=S=1 (bascule RS avec NOR) conduit à un état où les sorties ne sont pas complémentaires (Q=Q') (du même pour NAND), Combinaison à éviter.

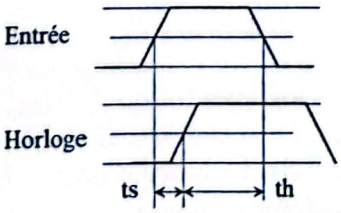
**2) Bascule R S H ( Bascule synchrone )**

C'est une bascule R S dont la prise en compte de l'état des entrées est synchronisée par une impulsion d'horloge. Ceci permet d'éviter l'arrivée accidentelle de "zéro" sur R ou sur S.
Lorsque H= 1 fonctionnement identique à une RS.
Lorsque H = .0. il y a mémorisation de l'état précédent. ( ce genre de bascule n'est plus fabriqué)




Signal d'horloge: Une bascule synchronisée peut être déclenchée sur le front montant ↑ ou sur le front descendant ↓ de l'impulsion d'horloge.
De plus, afin d'obtenir un fonctionnement correct, le constructeur indique des temps à respecter.




ts : temps de stabilisation .(set up time)

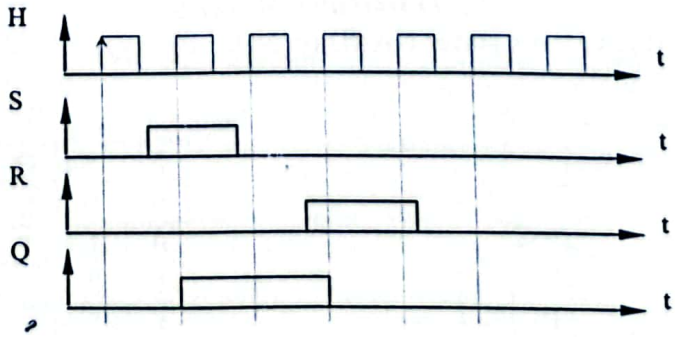
th : temps de maintien (holding time)

Pour l'horloge on précise généralement la largeur de l'impulsion (tw, w : wide), à l'état haut et bas.

Table de vérité

| R | S | Q | $\overline{Q}$ |
|---|---|---|---|
| 0 | 0 | x | $\overline{x}$ |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | Interdit | |

Chronogramme

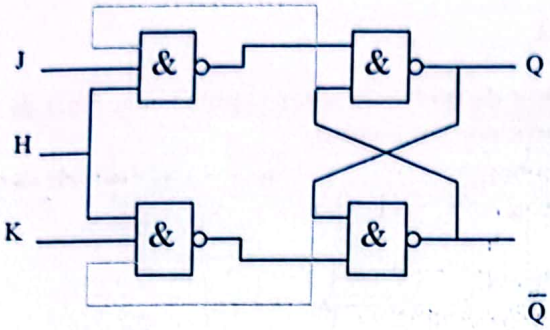





CamScanner

### 3) Bascule J K synchrone

La bascule J K synchrone (simple étage) est obtenue à partir d'une bascule R S H dont les sorties sont rebouclées sur les entrées. Ceci permet d'éliminer l'état indéterminé.



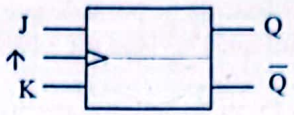
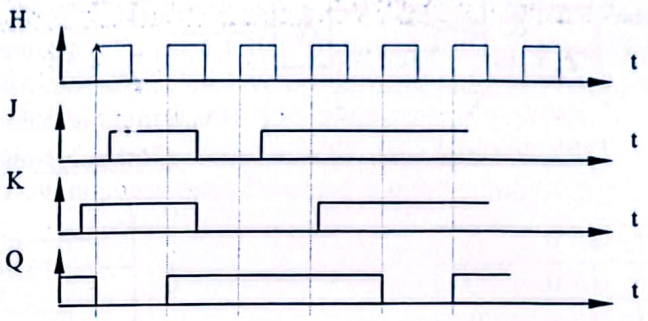




Table de vérité

| J | K | Q | $\overline{Q}$ |
|---|---|---|---|
| 0 | 0 | x | $\overline{x}$ |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | $\overline{x}$ | x |

Chronogramme




Remarque: Pour J = K = .1. , on dit que l'on est dans le mode basculement et l'on définit la bascule « T »(Toggle). Cette bascule passe à l'état opposé à chaque signal d'horloge si T=1si non on a mémorisation de l'état précédent.

Attention: Les montages que nous avons vus sont des montages de principe qui permettent de comprendre le fonctionnement mais ils ne répondent pas à l'exigence « déclenchement sur front ». Les bascules déclenchées sur front possèdent un circuit détecteur de front qui permet leur basculement uniquement sur un front montant ou un front descendant. (bascule edge triggered)

### 4) Bascule D.

#### 4-1) Bascule D synchrone.

Une bascule D est réalisée à partir d'une bascule R S ou J K dont les entrées sont reliées par un inverseur. Ceci impose donc que les entrées prennent des états complémentaires.

Réalisation:

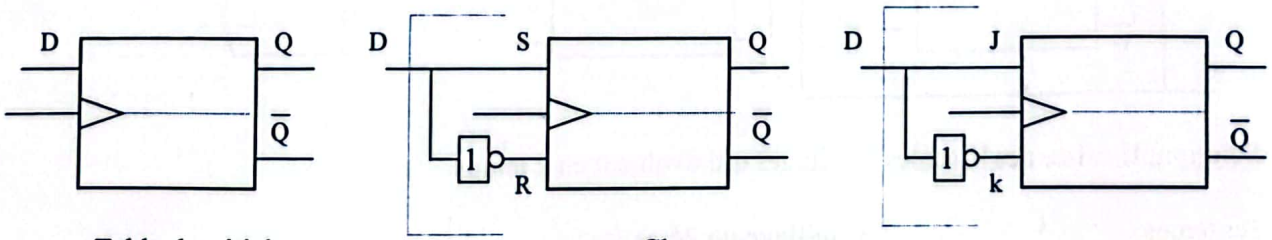
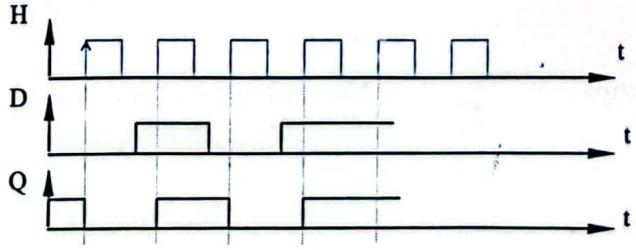



Table de vérité

| D | Q |
|---|---|
| 0 | 0 |
| 1 | 1 |

Chronogramme






CamScanner

Utilisation: La sortie prend l'état de l'entrée D aprés l'impulsion d'horloge (sur front). Ceci permet par exemple de synchroniser le transfert de données en parallèle. (exemple codeur de clavier).

### 4-2) Bascule D à verrouillage ( Latch ).

Cette bascule ne possède pas de circuit détecteur de front et la sortie Q prend donc l'état de l'entrée D tant que l'horloge est à l'état haut. (Elle fonctionne sur niveau)

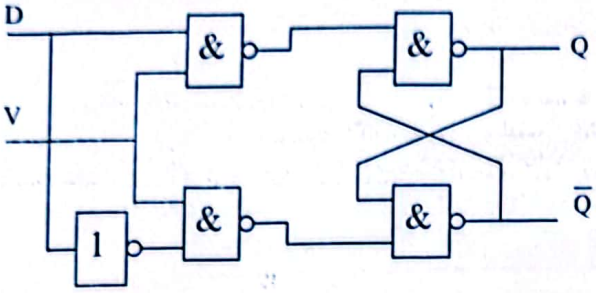


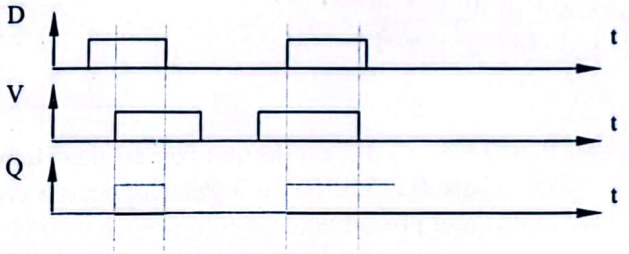




Table de vérité

| D | V | Q |
|---|---|---|
| x | 0 | Q |
| 0 | 1 | 0 |
| 1 | 1 | 1 |

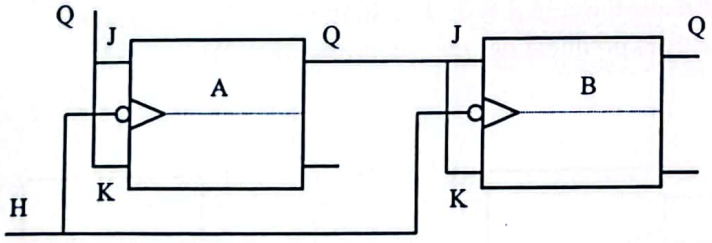
Chronogramme

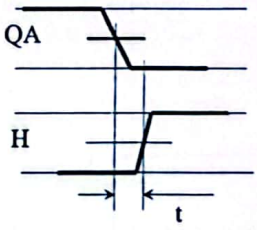



Remarque : On ne parle plus dans cette bascule de l'entrée d'horloge mais plutôt de l'entrée de validation.

### 5) Bascule Maître-Esclave

Problème: Les bascules synchrones nécessitent des états stables sur leurs entrées au moment de la transition du signal d'horloge, cela n'est pas toujours possible lorsque plusieurs bascules sont cablées entre elles (ex: en comptage) et l'on a des aléas de fonctionnement.




Solution: Il existe des bascules à 2 étages qui évoluent en 2 temps.

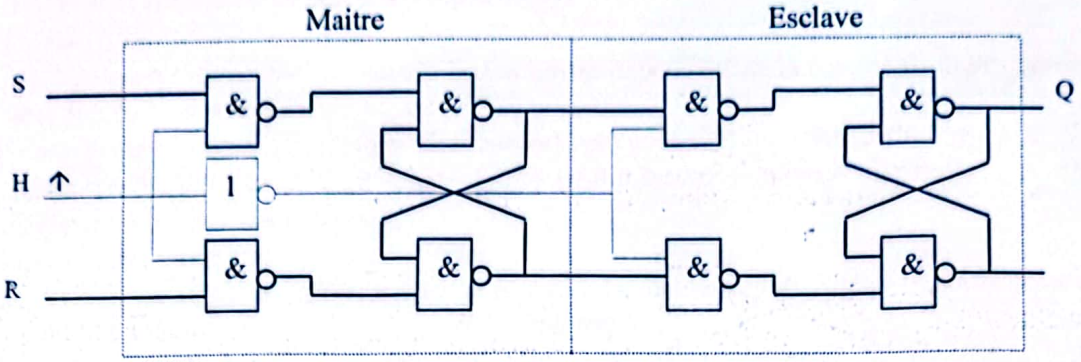
1er temps:  Verrouillage du 2ème étage
Prise en compte des entrées par le 1er étage

2ème temps  Verrouillage du 1er étage
Prise en compte des données par le 2ème étage



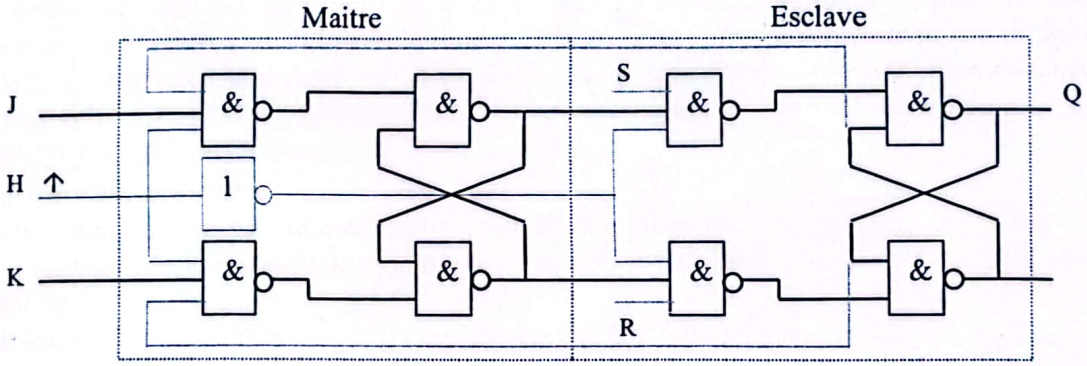
CamScanner

## 5-1) Bascule R S H Maitre-Esclave.




Lorsque l'horloge est à l'état '1' pour le maître, elle est à l'état '0' pour l'esclave et vice-versa. Lorsque H=1, le maître entreprend la transition désirée, l'esclave est dormant puisque l'horloge est à '0' et maintient la sortie Q dans son état précédent tant que H=1.
Lorsque l'horloge passe à l'état 0, le maître devient ( reste) inactif dans son nouveau état et l'esclave entreprend la transition et évolue à son nouveau état.( l'esclave suit le maître).

## 5-2) Bascule J K Maitre-Esclave.




Remarque: En agissant directement sur la bascule esclave, on peut forcer à "1" ou "0" la sortie Q de la bascule J K (R et S sont des entrées de forçage. : /cl et /pr)



CamScanner

# ETUDE DES CIRCUITS SEQUENTIELS

## I – Introduction aux systèmes séquentiels

### A. Définition

Un système est dit séquentiel, lorsque la ou les sorties dépendent de la combinaison des entrées et de l'état précédent des sorties.
Une même cause (même combinaison des entrées) peut produire des effets différents.
le temps peut être une cause déclenchante. L'effet peut persister si la cause disparait.

### B. Prise en compte du temps

**1. fonction mémoire;**
à l'apparition du signal e, la sortie change d'état, à la disparition du signal la sortie reste dans le même état.Le maintien de la sortie est l'effet mémoire.

**2. fonctions retard (s), temporisation;**
A l'apparition du signal entrée e, la sortie S ne change d'état qu'au bout d'un certain temps t1, à la disparition du signal la sortie reste dans le même état pendant le temps t2.

**3. fonction monostable;**
Quelle que soit la durée du signal d'entrée, la sortie a toujours la même durée.

**4. fonction comptage;**
La sortie change d'état lorsque l'entrée a changée d'état le nombre de fois prédéfini. La sortie est indépendante de l'intervalle entre deux changements mais seulement du nombre de changement.

**5. Fonctionnement synchrone ou asynchrone**
Un fonctionnement est dit synchrone à un événement extérieur, lorsque la prise en compte de l'évolution des entrées ne s'effectue qu'a des instants précis, un fonctionnement est dit asynchrone lorsque cette prise en compte est effective dès le changement d'état. Cette notion de synchronisation est surtout utilisée dans le fonctionnement des bascules et constituants mémoires pour synchroniser plusieurs composant entre eux.

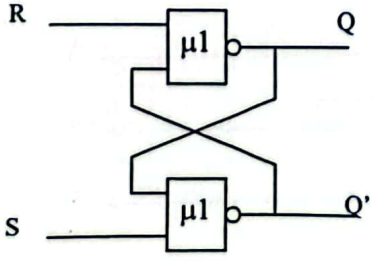
### C. Fonction mémoire

La plupart des traitements ne sont pas uniquement combinatoires mais souvent séquentiels.
Dans un traitement séquentiel le système doit pouvoir mémoriser certaines valeurs pour pouvoir les réutiliser.
Une bascule est un composant qui permet de réaliser la fonction Mémoire.

## II. Etude des bascules

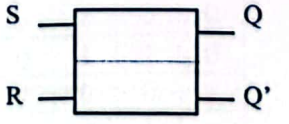
La bascule (Flip Flop) est un circuit bistable pouvant prendre deux états logiques "0" ou "1" . L'état de la bascule peut être modifié en agissant sur une ou plusieurs entrées. Le nouvel état de la bascule dépend de l'état précédent, c'est l'élément de base des circuits séquentiels. La bascule peut conserver son état pendant une durée quelconque, elle peut donc être utilisée comme mémoire.
Les bascules sont de 4 types : RS, JK, D et T, avec leurs variantes, dont la principale est la maître esclave, d'autre part ces FF peuvent être synchrones ou asynchrones, dotées d'entrées prioritaires, être commandées par des niveaux ou par des fronts.

Bascules asynchrones **1) Bascules R S et $\overline{R}$ $\overline{S}$**
Constituées de deux portes NAND ou NOR. (Q'=/Q)




| R | S | Q | Q' |
|---|---|---|---|
| 0 | 0 | x | $\overline{x}$ |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 |

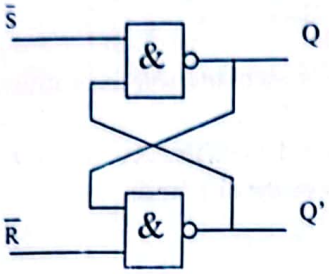
Interdit




Niveau « 1 » actif

S : Set = mise à un. . . Q est forcé à un par .S . .
R : Reset = mise à zéro. . . Q' est forcé à un par .R . .

Autre montage : Bascule $\overline{R}$ $\overline{S}$ (Application : Anti-rebond.)




| $\overline{R}$ | $\overline{S}$ | Q | Q' |
|---|---|---|---|
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | x | $\overline{x}$ |

Interdit

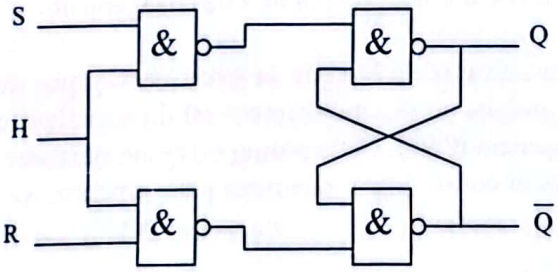
Niveau « 0 » actif

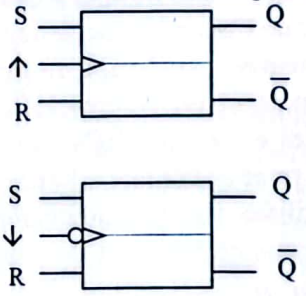
Remarques : Inconvénient

Le cas R=S=1 (bascule RS avec NOR) conduit à un état où les sorties ne sont pas complémentairs (Q=Q') (du même pour NAND), Combinaison à éviter.

**2) Bascule R S H ( Bascule synchrone )**

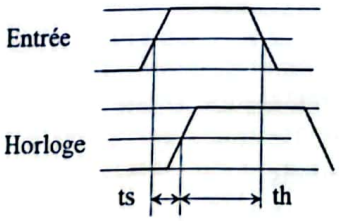
C'est une bascule R S dont la prise en compte de l'état des entrées est synchronisée par une impulsion d'horloge. Ceci permet d'éviter l'arrivée accidentelle de "zéro" sur R ou sur S.
Lorsque H= 1 fonctionnement identique à une RS.
Lorsque H = .0. il y a mémorisation de l'état précédent. ( ce genre de bascule n'est plus fabriqué)




Signal d'horloge: Une bascule synchronisée peut être déclenchée sur le front montant ↑ ou sur le front descendant ↓ de l'impulsion d'horloge.

De plus, afin d'obtenir un fonctionnement correct, le constructeur indique des temps à respecter.




ts : temps de stabilisation .(set up time)

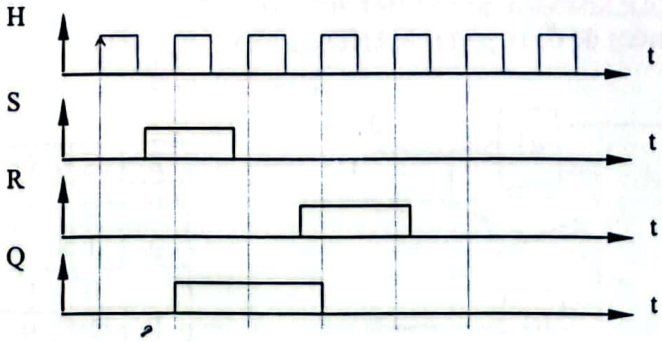
th : temps de maintien (holding time)

Pour l'horloge on précise généralement la largeur de l'impulsion (tw, w : wide), à l'état haut et bas.

Table de vérité

| R | S | Q | $\overline{Q}$ |
|---|---|---|---|
| 0 | 0 | x | $\overline{x}$ |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | Interdit | |

Chronogramme

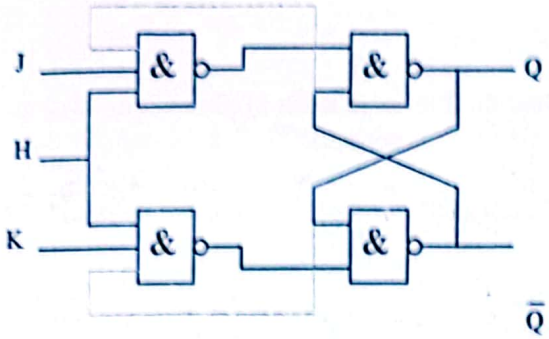





CamScanner

### 3) Bascule J K synchrone

La bascule J K synchrone (simple étage) est obtenue à partir d'une bascule R S H dont les sorties sont rebouclées sur les entrées. Ceci permet d'éliminer l'état indéterminé.



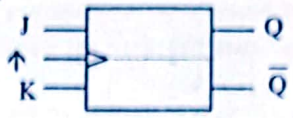
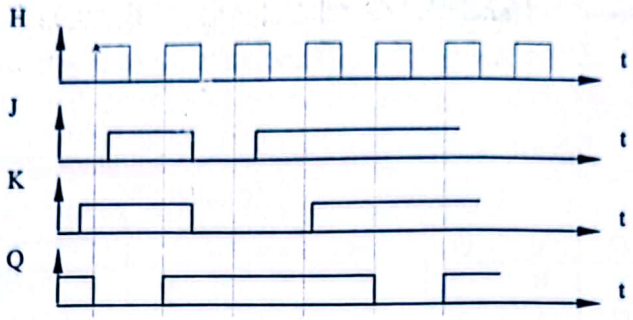




Table de vérité

| J | K | Q | $\overline{Q}$ |
|---|---|---|---|
| 0 | 0 | x | $\overline{x}$ |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | $\overline{x}$ | x |

Chronogramme




Remarque: Pour J = K = .1. , on dit que l'on est dans le mode basculement et l'on définit la bascule « T »(Toggle). Cette bascule passe à l'état opposé à chaque signal d'horloge si T=1si non on a mémorisation de l'état précédent.

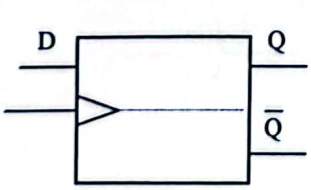
Attention: Les montages que nous avons vus sont des montages de principe qui permettent de comprendre le fonctionnement mais ils ne répondent pas à l'exigence « déclenchement sur front ». Les bascules déclenchées sur front possèdent un circuit détecteur de front qui permet leur basculement uniquement sur un front montant ou un front descendant. (bascule edge triggered)

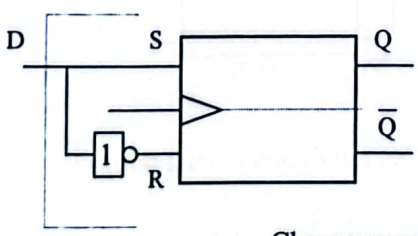
### 4) Bascule D.

#### 4-1) Bascule D synchrone.

Une bascule D est réalisée à partir d'une bascule R S ou J K dont les entrées sont reliées par un inverseur. Ceci impose donc que les entrées prennent des états complémentaires.

Réalisation:



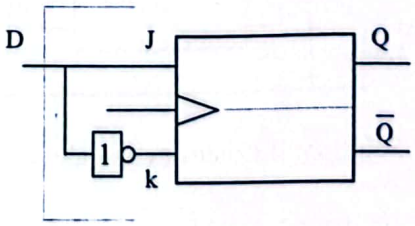
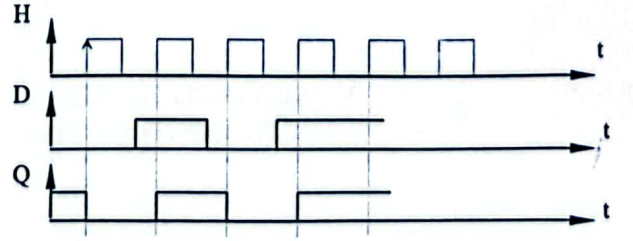




Table de vérité

| D | Q |
|---|---|
| 0 | 0 |
| 1 | 1 |

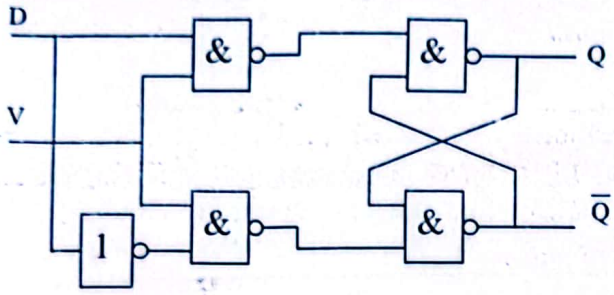
Chronogramme



Utilisation: La sortie prend l'état de l'entrée D aprés l'impulsion d'horloge (sur front). Ceci permet par exemple de synchroniser le transfert de données en parallèle. (exemple codeur de clavier).

### 4-2) Bascule D à verrouillage ( Latch ).

Cette bascule ne possède pas de circuit détecteur de front et la sortie Q prend donc l'état de l'entrée D tant que l'horloge est à l'état haut. (Elle fonctionne sur niveau)



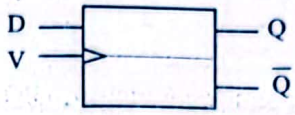
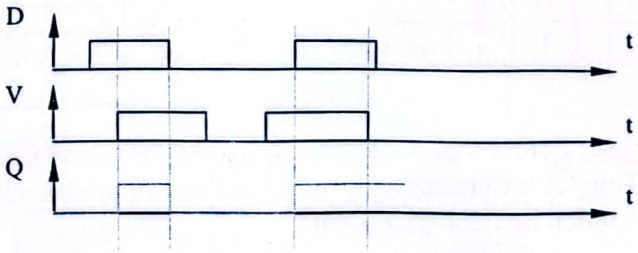




Table de vérité

| D | V | Q |
|---|---|---|
| x | 0 | Q |
| 0 | 1 | 0 |
| 1 | 1 | 1 |

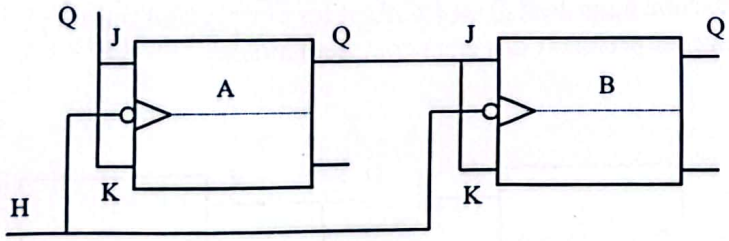
Chronogramme

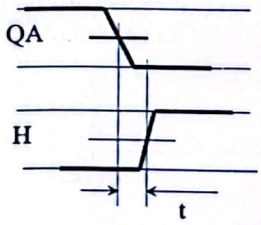



Remarque : On ne parle plus dans cette bascule de l'entrée d'horloge mais plutôt de l'entrée de validation.

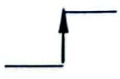
### 5) Bascule Maître-Esclave

Problème: Les bascules synchrones nécessitent des états stables sur leurs entrées au moment de la transition du signal d'horloge, cela n'est pas toujours possible lorsque plusieurs bascules sont cablées entre elles (ex: en comptage) et l'on a des aléas de fonctionnement.




Solution: Il existe des bascules à 2 étages qui évoluent en 2 temps.

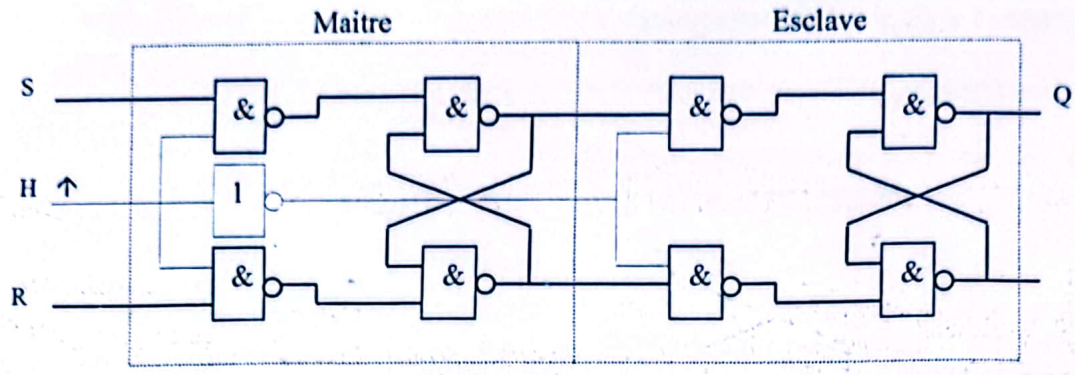
1er temps:  Verrouillage du 2ème étage
Prise en compte des entrées par le 1er étage

2ème temps  Verrouillage du 1er étage
Prise en compte des données par le 2ème étage



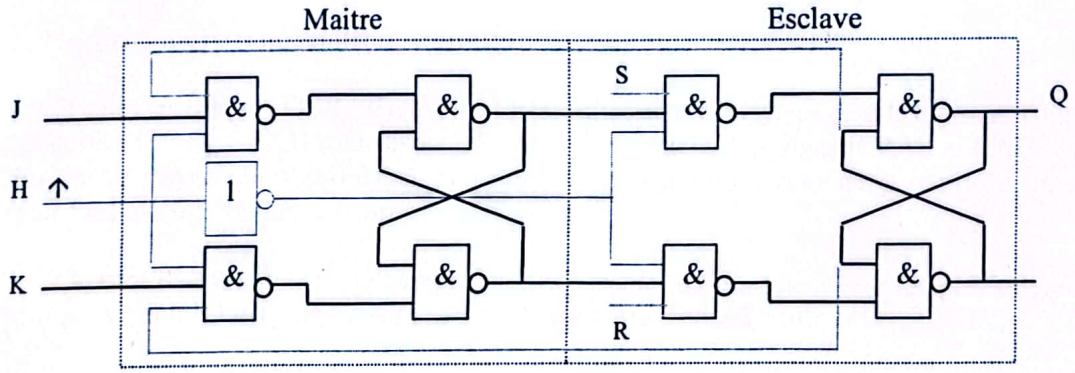
CamScanner

## 5-1) Bascule R S H Maitre-Esclave.




Lorsque l'horloge est à l'état '1' pour le maître, elle est à l'état '0' pour l'esclave et vice-versa. Lorsque H=1, le maître entreprend la transition désirée, l'esclave est dormant puisque l'horloge est à '0' et maintient la sortie Q dans son état précédent tant que H=1.
Lorsque l'horloge passe à l'état 0, le maître devient ( reste) inactif dans son nouveau état et l'esclave entreprend la transition et évolue à son nouveau état.( l'esclave suit le maître).

## 5-2) Bascule J K Maitre-Esclave.




Remarque: En agissant directement sur la bascule esclave, on peut forcer à "1" ou "0" la sortie Q de la bascule J K (R et S sont des entrées de forçage. : /cl et /pr)



CamScanner

### e) Exigences de synchronisation

Pour que le fonctionnement d'une bascule synchrone puisse être fiable, il y a 2 conditions à respecter au niveau des durées des signaux. Il existe

- la **durée de stabilisation** : avant présentation du niveau ou du front actif de l'horloge, c'est la durée minimale depuis laquelle l'entrée est présente ;
- la **durée de maintien** : c'est la durée minimale pendant laquelle l'entrée doit être présente après la présentation du niveau ou du front actif de l'horloge.

## III.2) Registres

Un registre est un ensemble de bascules, synchronisées par la même horloge.

Les registres sont à la base d'opérations couramment utilisées dans les ordinateurs : mémorisation provisoire (mémoires-tampon), décalages, rotations, etc.

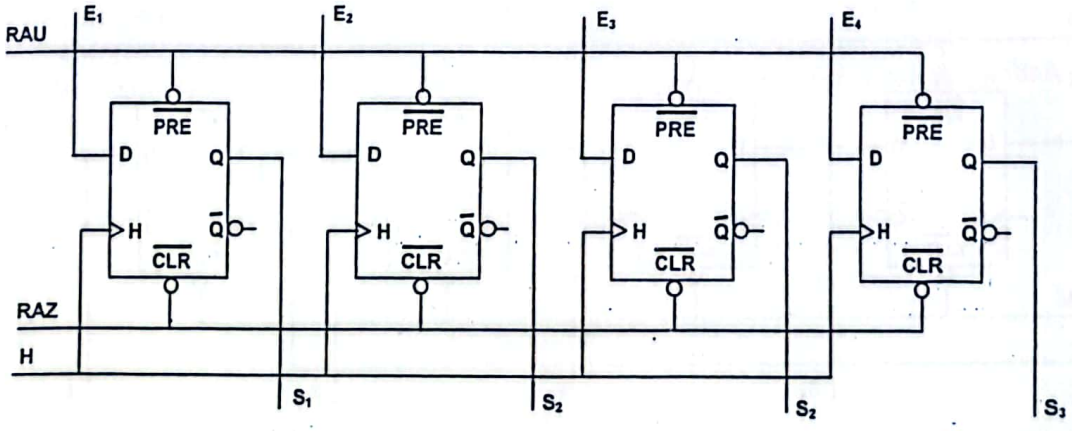
### III.2.1) Différents types de registres

On distingue quatre types de registres selon la façon dont sont utilisées les entrées et les sorties : en parallèle ou en série.

### a) Registres à entrées parallèles, sorties parallèles

Toutes les entrées ($E_1$, $E_2$, $E_3$, $E_4$) sont introduites en même temps dans le registre. Toutes les sorties ($S_1$, $S_2$, $S_3$, $S_4$) sont disponibles au même instant. Les signaux RAZ et RAU sont des entrées asynchrones permettant respectivement la remise à zéro ou la remise à un de toutes les bascules en même temps.

On considère un registre de quatre bits. Les bascules utilisées dans les exemples suivants sont des bascules D mais un registre peut également être réalisé à partir de bascules JK.



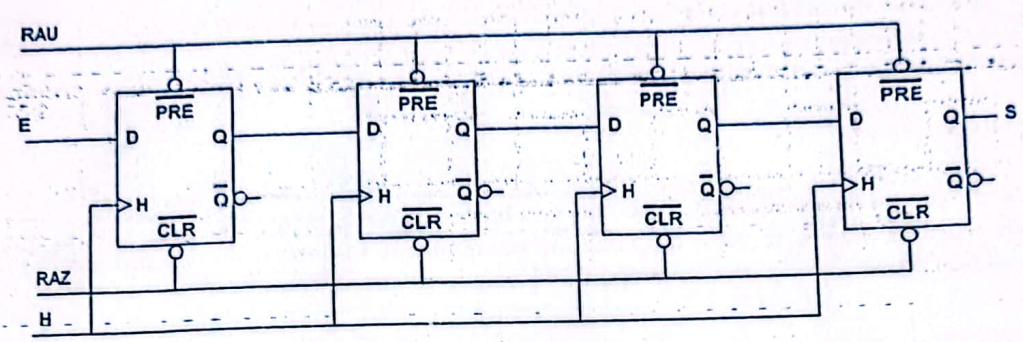

Ce type de registre est aussi appelé registre tampon. Il est souvent utilisé pour la mémorisation de données de durée brève ou pour le transfert de données.



CamScanner

### b) Registres à entrée série, sortie série

Ce registre possède une entrée E et une sortie S. Les données binaires d'entrée sont introduites bit après bit. Elles sont également disponibles les unes après les autres au rythme de l'horloge en sortie. Ce type de registre est utilisé pour effectuer des décalages.

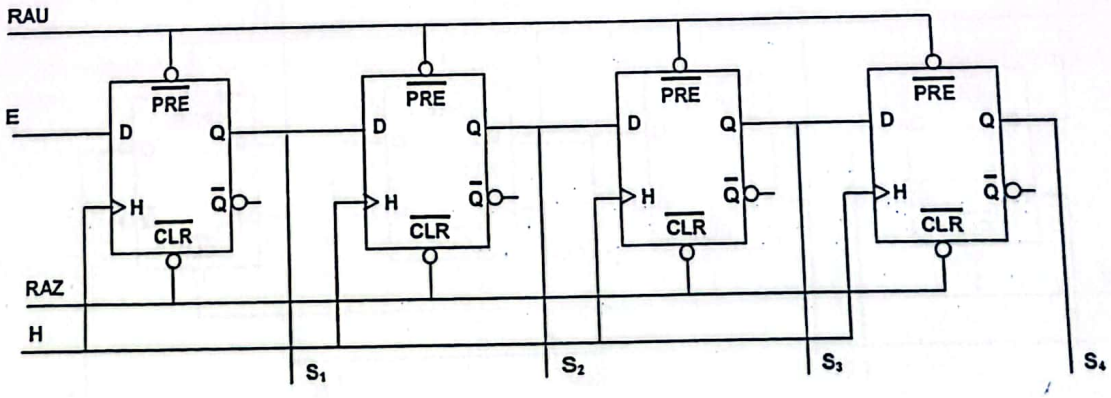



En rebouclant la sortie de la dernière bascule sur l'entrée de la première, on obtient ce qu'on appelle un **"compteur en anneau"**. Pour charger une donnée 4 bits initiale sur les entrées D des bascules, il faut ajouter une logique de commande composée de quelques portes supplémentaires. Cette donnée se retrouver cycliquement sur les mêmes bascules.

En rebouclant la sortie complémentée $\overline{Q}$ de la dernière bascule sur l'entrée de la première, on obtient ce que l'on appelle un **"compteur Johnson"**. Ce compteur possède un modulo égal à 2n, où n est le nombre de bascules.

### c) Registres à entrée série, sorties parallèles

Ce registre possède une entrée E et plusieurs sorties ($S_1$, $S_2$, $S_3$, $S_4$). Les données binaires d'entrée sont introduites bit après bit. Les sorties sont toutes disponibles en même temps. Ces registres peuvent être utilisés pour faire une transformation série-parallèle des données.




La donnée est disponible après N coups d'horloge, où N est le nombre de bascules.

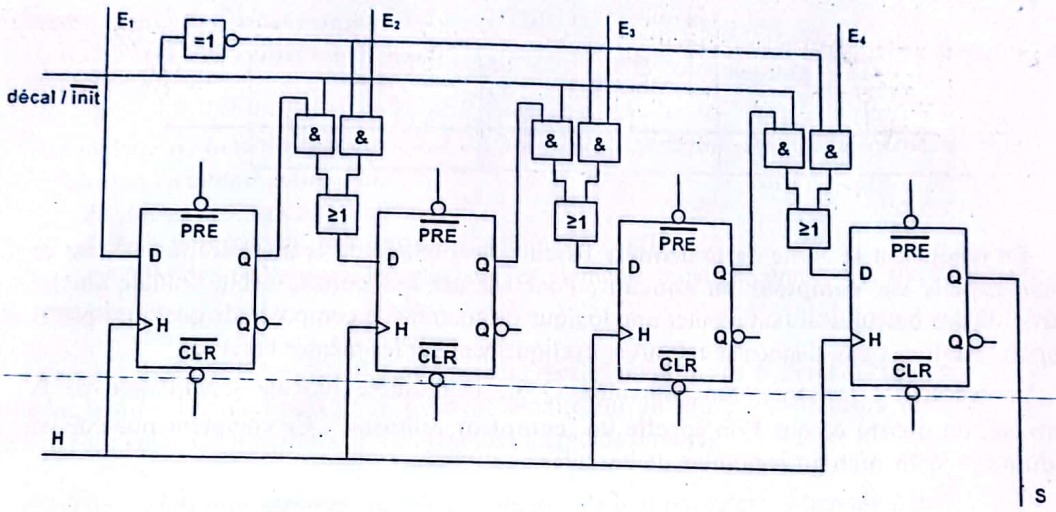


CamScanner

### d) Registres à entrées parallèles, sortie série

Toutes les entrées ($E_1$, $E_2$, $E_3$, $E_4$) sont introduites en même temps dans le registre. Les informations en sortie sur S sont disponibles les unes après les autres au rythme de l'horloge. Ces registres peuvent être utilisés pour faire une transformation parallèle-série des données.

La sortie Q d'une bascule est reliée à l'entrée D de la bascule suivante. Les entrées parallèles ne peuvent pas être appliquées directement sur les entrées des bascules, puisqu'elles mettraient en court-circuit les sorties des bascules précédentes. Il faut utiliser une logique de commande à base de portes logiques ET et OU, ayant pour signal d'entrée une commande de chargement/décalage.

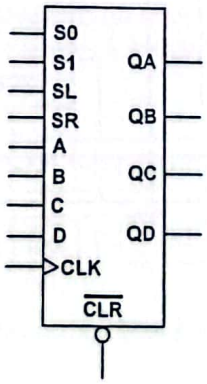



### III.2.2) Registres universels

Il existe des circuits intégrés regroupant les quatre types de registres présentés ci-dessus. Ils permettent les modes de fonctionnement suivants :

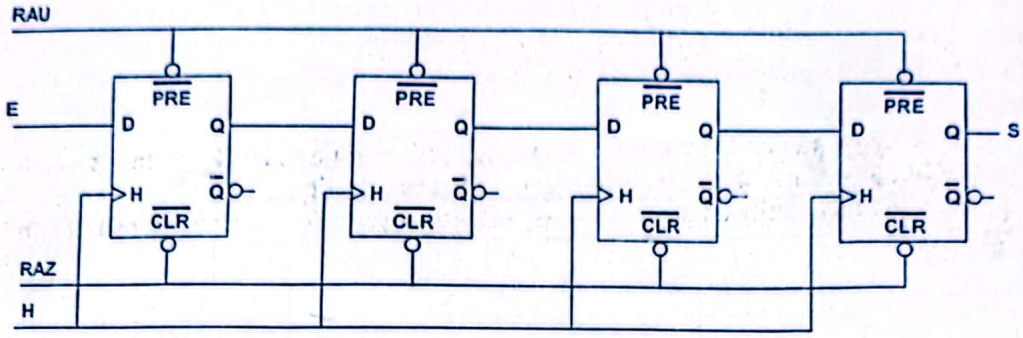
- chargement et lecture parallèles,
- chargement série et décalages à droite ou à gauche, lecture série ou parallèle,
- chargement parallèle et décalages à droite ou à gauche, lecture série ou parallèle.

Par exemple, le circuit intégré de référence 74194 possède la représentation symbolique suivante :



### b) Registres à entrée série, sortie série

Ce registre possède une entrée E et une sortie S. Les données binaires d'entrée sont introduites bit après bit. Elles sont également disponibles les unes après les autres au rythme de l'horloge en sortie. Ce type de registre est utilisé pour effectuer des décalages.

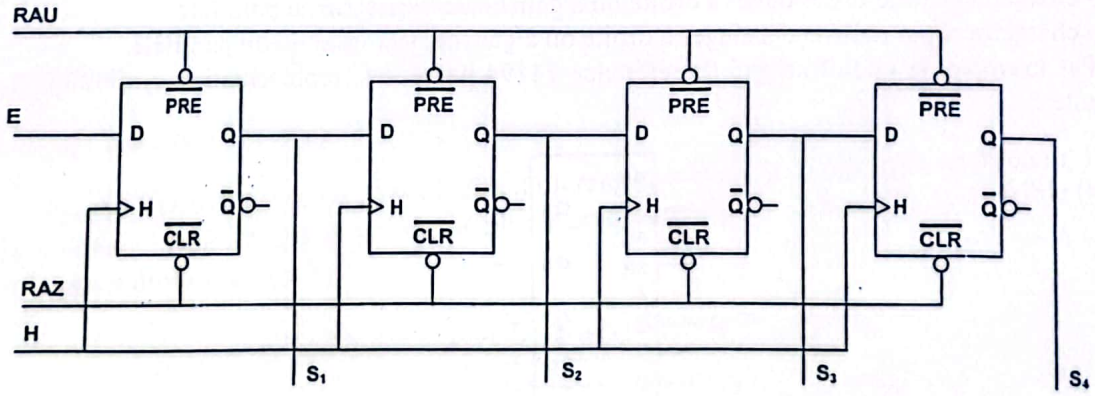



En rebouclant la sortie de la dernière bascule sur l'entrée de la première, on obtient ce qu'on appelle un **"compteur en anneau"**. Pour charger une donnée 4 bits initiale sur les entrées D des bascules, il faut ajouter une logique de commande composée de quelques portes supplémentaires. Cette donnée se retrouver cycliquement sur les mêmes bascules.

En rebouclant la sortie complémentée $\overline{Q}$ de la dernière bascule sur l'entrée de la première, on obtient ce que l'on appelle un **"compteur Johnson"**. Ce compteur possède un modulo égal à 2n, où n est le nombre de bascules.

### c) Registres à entrée série, sorties parallèles

Ce registre possède une entrée E et plusieurs sorties ($S_1$, $S_2$, $S_3$, $S_4$). Les données binaires d'entrée sont introduites bit après bit. Les sorties sont toutes disponibles en même temps. Ces registres peuvent être utilisés pour faire une transformation série-parallèle des données.




La donnée est disponible après N coups d'horloge, où N est le nombre de bascules.

Les entrées A, B, C, D sont les entrées parallèles. Les entrées SL et SR sont respectivement les entrées/sorties série gauche et droite. Les entrées S0 et S1 permettent de choisir le mode de fonctionnement de ce registre (blocage, décalage à droite, décalage à gauche, chargement parallèle). L'entrée CLR (active sur niveau bas) permet une remise à zéro asynchrone des sorties. L'entrée CLK est l'entrée horloge de synchronisation. Les sorties sont QA, QB, QC, QD.

### III.2.3) Application des registres

Un registre permet de mémoriser de façon temporaire un mot de N bits en attendant son traitement ultérieur. Chacune de ses bascules permet de mémoriser 1 bit.

Les registres sont utilisés dans les microprocesseurs pour des mémorisations temporaires des données.

Un registre de huit bits est constitué de 8 bascules synchronisées par la même horloge. Un registre est un circuit permettant :

- de stocker une information binaire,
- de transférer une information dans certaines conditions,
- de faire des traitements simples sur les éléments binaires comme des décalages ou des rotations.

Les systèmes numériques utilisent des mots ou des nombres de n éléments binaires. On a souvent besoin d'avoir accès à un élément binaire ou un groupe d'éléments binaires. On utilise, pour cela, des fonctions de décalage des éléments binaires.

Soit un mot de huit éléments binaires (constitué de huit bascules), schématisé par :

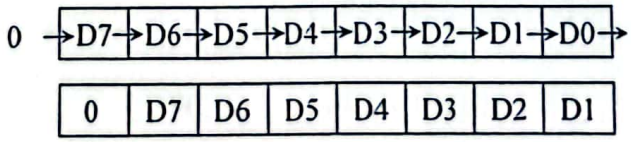
| D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 |
|---|---|---|---|---|---|---|---|

On peut effectuer différents types de décalages sur ce mot.

**a) Décalage**

*Décalage à droite*

Tous les éléments binaires sont décalés d'un rang vers la droite ; il apparaît un 0 (ou un 1) sur l'élément binaire de poids fort (bit le plus à gauche). L'élément binaire de poids faible (le bit le plus à droite) est perdu.




| 0 | D7 | D6 | D5 | D4 | D3 | D2 | D1 |
|---|---|---|---|---|---|---|---|

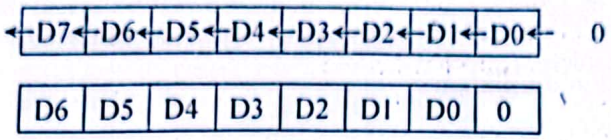
Si la valeur 0 est entrée sur l'élément binaire de poids fort, on obtient une division par deux du nombre initial.



CamScanner

*Décalage à gauche*

Tous les éléments binaires sont décalés d'un rang vers la gauche ; il apparaît un 0 (ou un 1) sur l'élément binaire de poids faible (bit le plus à droite). L'élément binaire de poids fort (le bit le plus à droite) est perdu.



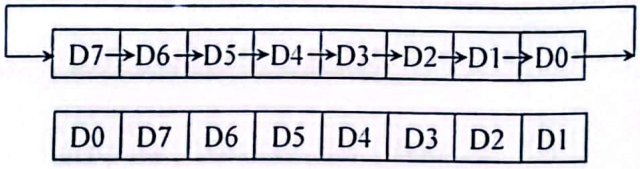

Si la valeur 0 est entré sur l'élément binaire de poids faible, on obtient une multiplication par deux du nombre initial.

**b) Rotation**

Une rotation est un décalage circulaire.

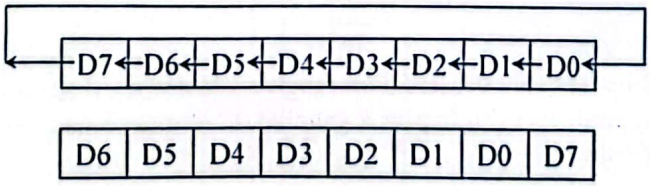
*Rotation à droite*

Tous les éléments binaires sont décalés vers la droite et le bit de poids fort prend la valeur du bit de poids faible.




*Rotation à gauche*

Tous les éléments binaires sont décalés vers la gauche et le bit de poids faible prend la valeur du bit de poids fort.




**III.3) Compteurs**

Il est possible de connecter des bascules pour effectuer des opérations de comptage. Le nombre de bascules utilisées et la façon dont elles sont interconnectés déterminent le nombre d'états du compteur. L'état du compteur est défini par le nombre binaire formé par l'ensemble des sorties des bascules.

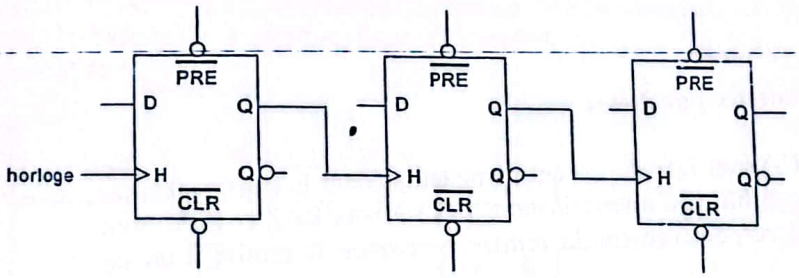
Les compteurs sont des éléments essentiels de la logique séquentielle car ils sont utilisés pour les systèmes arithmétiques, mais ils permettent aussi d'établir une relation d'ordre de succession d'événements. Ils sont utilisés notamment pour le comptage d'événements, pour diviser la fréquence, dans les automates programmables, etc.

Les compteurs sont classés en deux catégories selon leur mode de fonctionnement. On distingue les compteurs asynchrones des compteurs synchrones.

*Les compteurs asynchrones ou compteurs série*

La première bascule est synchronisée par une horloge externe mais le déclenchement des autres bascules est déterminé par une combinaison logique des sorties des bascules précédentes. La propagation de l'ordre de changement d'état se fait en cascade. Les sorties des bascules ne changent pas d'état exactement en même temps car elles ne sont pas reliées au même signal d'horloge.

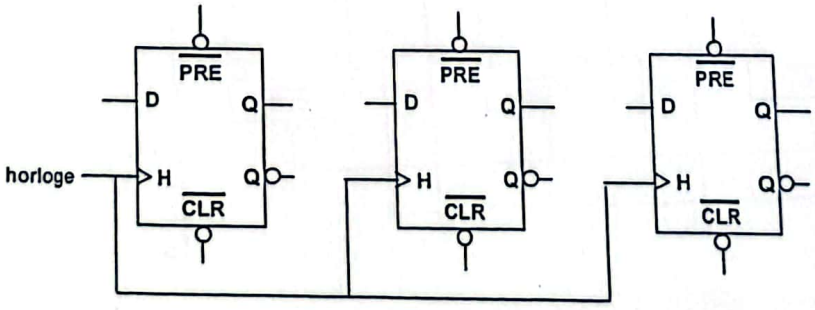
Le schéma ci-dessous est un exemple de connexion d'horloge pour obtenir un compteur asynchrone avec propagation de l'ordre de changement d'état en cascade (les entrées de donnée D étant en l'air, le schéma n'est pas complet).




*Les compteurs synchrones ou parallèles*

Le signal d'horloge externe est connecté à toutes les bascules et permet de les déclencher toutes simultanément.

Le schéma ci-dessous est un exemple de connexion de l'horloge pour obtenir un compteur synchrone : la synchronisation des bascules est faite par le même signal d'horloge.



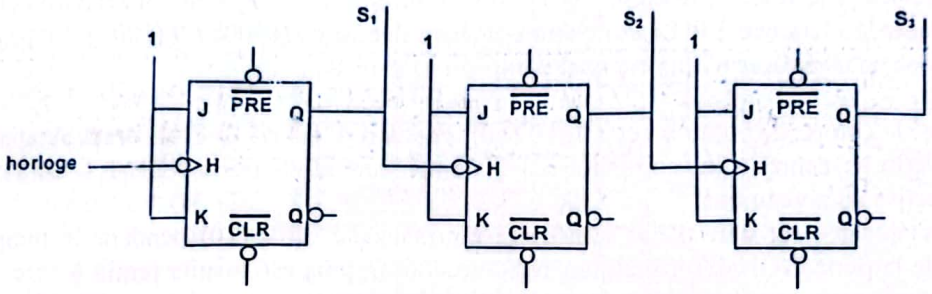

Pour chacune de ces catégories, les compteurs sont classés selon leurs séquences, le nombre d'états ou le nombre de bascules qu'ils comportent.

### III.3.1) Compteurs asynchrones

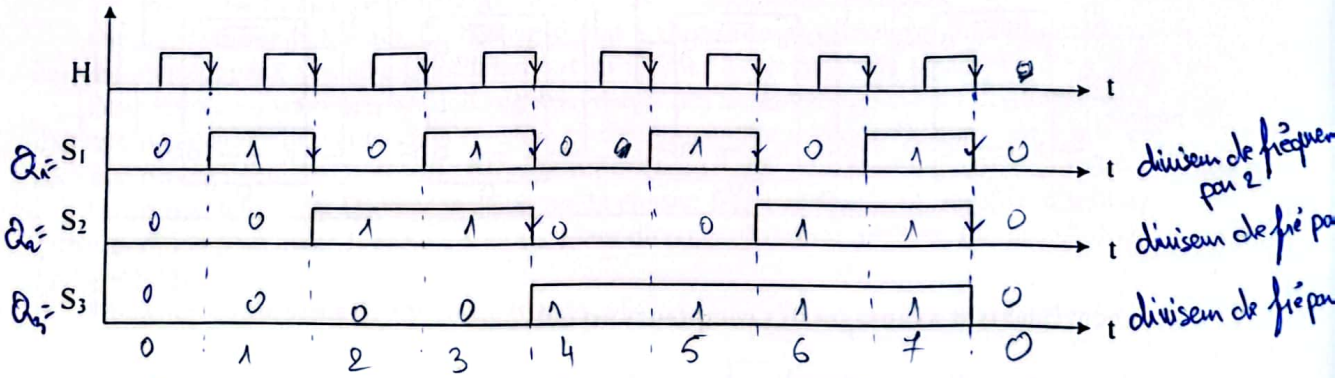
#### a) Compteur binaire ($2^n$)

On a vu qu'en connectant les entrées J et K d'une bascule JK à 1, la sortie Q de cette bascule constituait la fréquence d'horloge divisée par 2.

Le schéma ci-dessous représente un exemple de compteur à 3 bascules JK.




Les entrées de pré-positionnement sont inactives car elles sont placées au niveau haut. Les entrées J et K sont à 1 donc les bascules changent d'état à chaque front actif de leur horloge (front descendant). La bascule $S_1$ change d'état à chaque front descendant de l'horloge externe, la bascule $S_2$ à chaque front descendant de $S_1$ et la bascule $S_3$ à chaque front descendant de $S_1$.




On affecte les poids 1, 2, 4 aux sorties $S_1$, $S_2$, $S_3$ des bascules. On considère qu'au départ toutes les sorties sont à zéro. On obtient le tableau suivant (il y a un changement d'état après chaque front descendant de l'horloge).

| front actif de l'horloge | $S_3$ | $S_2$ | $S_1$ | État |
|---|---|---|---|---|
| état initial | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 |
| 2 | 0 | 1 | 0 | 2 |
| 3 | 0 | 1 | 1 | 3 |
| 4 | 1 | 0 | 0 | 4 |
| 5 | 1 | 0 | 1 | 5 |
| 6 | 1 | 1 | 0 | 6 |
| 7 | 1 | 1 | 1 | 7 |

décompteur
=> sortie $\bar{Q}$
H front descendant
et Q front montant

c'est compteur modulo $2^3 = 8$ ($2^{nb\ bascule}$) qui compte de 0 à $2^3 - 1$

un compteur binaire modulo $2^n$ nécessite n bascule qui compte de 0 à $2^n - 1$

### b) Compteur modulo N

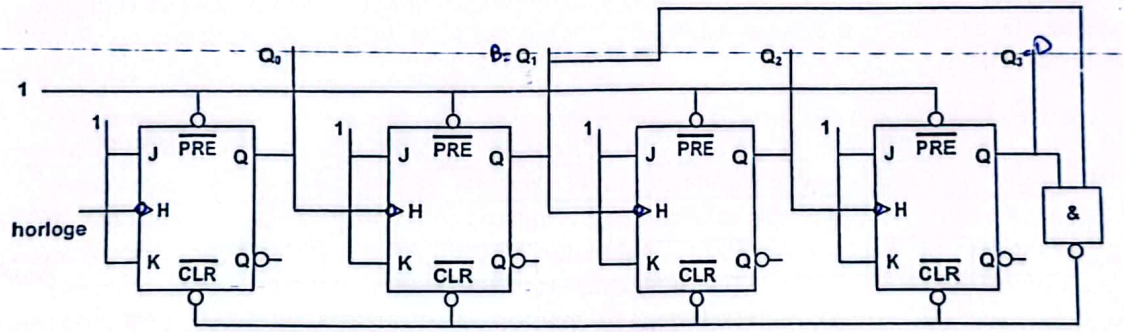
On appelle compteur modulo N, un compteur qui compte de 0 à N-1. Le compteur le plus utilisé est le compteur modulo 10 ou compteur à décade ou compteur DCB (ou BCD). Il produit une séquence de 0 à 9.

Pour réaliser un tel compteur, on va prendre un compteur binaire et tronquer sa séquence de sortie en effectuant une remise à 0 de toutes ses sortie de façon prématurée. On choisit donc la puissance de deux immédiatement supérieure à la longueur de la séquence : $16=2^4$ ; il faut 4 bascules pour réaliser le compteur et on va utiliser l'entrée de remise à zéro asynchrone pour tronquer la séquence à 9. Le compteur comptera donc de 0 (0000) à 9 (1001). Le principe est identique pour réaliser n'importe quel compteur modulo N.

Quand le compteur passe à l'état 1010 (10), c'est à dire quand B=D=1, on provoque une remise à zéro asynchrone du compteur par l'intermédiaire d'une porte NON-ET car l'entrée CLR est active au niveau bas.

Ce compteur reste dans l'état transitoire non souhaité 1010 (10) pendant le temps de traversé de la porte NON-ET (quelques nano-secondes), puis est ensuite remis à zéro. Pour fonctionner correctement les temps de propagation de toutes les portes doivent être identiques pour obtenir en même temps l'état 1010.

La figure ci-dessous représente un compteur décimal à base de bascule J K :




### c) Inconvénients et avantages des compteurs asynchrones

Les compteurs asynchrones sont assez lents car les temps de propagation de chaque bascule s'ajoutent.

La propagation des signaux de déclenchement des bascules provoque des états transitoires qui sont indésirables quand ils sont présents durant un temps non négligeable.

Par contre, la conception de ces compteurs est très simple et les liaisons entre les bascules sont peu nombreuses.

La méthode décrite ci-dessus permet de réaliser des compteurs ou décompteurs, mais pas des séquences quelconques.

## III.3.2) Compteurs synchrones

Dans les compteurs synchrones, toutes les bascules reçoivent le même signal d'horloge. Ils permettent d'éliminer les problèmes temporels dus à l'accumulation des temps de propagation des bascules.



CamScanner

### a) Détermination directe des entrées des bascules

La conception d'un compteur consiste d'abord à établir la table de vérité recherchée.

Ensuite, il faut déterminer les combinaisons des entrées des bascules permettant d'obtenir cette table de vérité.

Prenons l'exemple d'un compteur binaire par 8, réalisé à l'aide de bascules JK. On établit d'abord sa table de vérité :

| front actif de l'horloge | $Q_2$ | $Q_1$ | $Q_0$ | État |
|---|---|---|---|---|
| état initial | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 |
| 2 | 0 | 1 | 0 | 2 |
| 3 | 0 | 1 | 1 | 3 |
| 4 | 1 | 0 | 0 | 4 |
| 5 | 1 | 0 | 1 | 5 |
| 6 | 1 | 1 | 0 | 6 |
| 7 | 1 | 1 | 1 | 7 |

On choisit d'utiliser des bascules avec entrée d'horloge actives sur front montant. On choisit également de relier J et K pour chacune des bascules. On sait que l'on a alors 2 cas possibles :

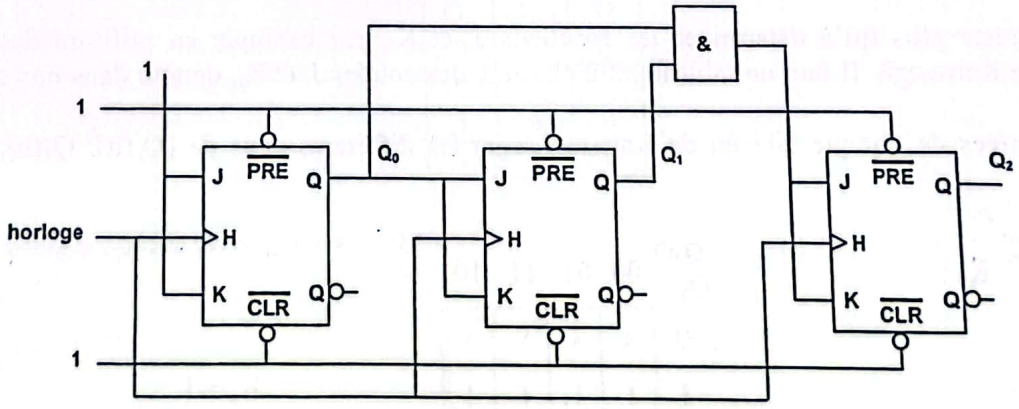
- 1$^{er}$ cas : J=K=0 ; au coup d'horloge, la sortie de la bascule ne change pas d'état ;
- 2$^{e}$ cas : J=K=1 ; au coup d'horloge, la sortie de la bascule change d'état.

On constate que la bascule $Q_0$ change d'état à chaque front d'horloge, on l'utilise donc comme diviseur par 2 : on a vu précédemment qu'il fallait avoir pour cela $J_0=K_0=1$.

Pour les autres bascules, on doit regarder l'état des autres sorties quand elles changent d'état. On remarque que la bascule $Q_1$ change d'état à chaque fois que $Q_0$ passe de 1 à 0, et ceci indépendamment de $Q_2$. Il suffit donc de relier $Q_0$ à $J_1$ et $K_1$. On posera donc $J_1=K_1=Q_0$.

De même, la bascule $Q_2$ change d'état après chaque fois que $Q_1=Q_0=1$. Il suffit d'utiliser cette condition pour avoir $J_2$ et $K_2$ à 1 au moment du coup d'horloge adéquat. On posera donc $J_2=K_2=Q_0.Q_1$.

Finalement, le schéma du circuit est le suivant :



### b) Utilisation des tables de transition

Pour déterminer les combinaisons d'entrée des bascules de manière systématique, on peut utiliser la table de transition de la bascule utilisée.

Contrairement à la table de vérité qui donne les valeurs des sorties en fonction des entrées, la table de transition indique la valeur des entrées pour une transition donnée en sortie. Il y a 4 transitions possibles en sortie.

Transition $Q_{t-1} \xrightarrow{at} Q_t$
on a 4 Transitions :
0 $\xrightarrow{at}$ 0 : maintien à 0 : $\mu_0$
0 $\xrightarrow{at}$ 1 : déclanchement : E
1 $\xrightarrow{at}$ 0 : déclanchement : D
1 $\xrightarrow{at}$ 1 : maintien à 1 : $\mu_1$

*Avec des bascules JK*

Pour une bascule JK, voici le rappel de sa table de transition :

| $Q_n$ | $Q_{n+1}$ | J | K |
|---|---|---|---|
| 0 | 0 | 0 | x |
| 0 | 1 | 1 | x |
| 1 | 0 | x | 1 |
| 1 | 1 | x | 0 |

On définit la **table des états futurs**, qui indique l'état futur pour tous les états possibles des sorties du compteur.

Ici il y a 3 bascules ; il y a donc 8 lignes dans cette table. On en déduit l'état des entrées J et K, à partir de la table de transition :

| $Q_2(n)$ | $Q_1(n)$ | $Q_0(n)$ | $Q_2(n+1)$ | $Q_1(n+1)$ | $Q_0(n+1)$ | $J_2$ | $K_2$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ |
|---|---|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | x | 0 | x | 1 | x |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 | x | 1 | x | x | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | x | x | 0 | 1 | x |
| 0 | 1 | 1 | 1 | 0 | 0 | 1 | x | x | 1 | x | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 | x | 0 | 0 | x | 1 | x |
| 1 | 0 | 1 | 1 | 1 | 0 | x | 0 | 1 | x | x | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 | x | 0 | x | 0 | 1 | x |
| 1 | 1 | 1 | 0 | 0 | 0 | x | 1 | x | 1 | x | 1 |

Il ne reste plus qu'à déterminer les fonctions $J_i$ et $K_i$, par exemple en utilisant des tableaux de Karnaugh. Il faut un tableau pour chacune des entrées $J_i$ et $K_i$, donc 6 dans notre exemple.

Les entrées de chaque tableau de Karnaugh sont les différents états de ($Q_2(n)$, $Q_1(n)$, $Q_0(n)$).

$K_0$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | x | x | x | x |
| 1 | 1 | 1 | 1 | 1 |

$K_0 = 1$

$J_0$ :

| | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 1 | 1 | 1 |
| 1 | x | x | x | x |

$J_0 = 1$



CamScanner

$K_1$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | x | 0 | 0 | x |
| 1 | x | 1 | 1 | x |

$K_1 = Q_0$

$J_1$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | x | x | 0 |
| 1 | 1 | x | x | 1 |

$J_1 = Q_0$

$K_2$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | x | x | 0 | 0 |
| 1 | x | x | 1 | 0 |

$K_2 = Q_0Q_1$

$J_2$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 0 | x | x |
| 1 | 0 | 1 | x | x |

$J_2 = Q_0Q_1$

On retrouve bien les résultats précédents.

De la même façon, on peut réaliser n'importe quel compteur ou décompteur, et plus généralement obtenir n'importe quelle séquence d'état (on obtient alors ce que l'on appelle "machine d'état").

*Avec des bascules D*

La table de transition de la bascule D est :

| $Q_n$ | $Q_{n+1}$ | D |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

On obtient donc la table des états futurs suivante :



CamScanner

| $Q_2(n)$ | $Q_1(n)$ | $Q_0(n)$ | $Q_2(n+1)$ | $Q_1(n+1)$ | $Q_0(n+1)$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

Les tableaux de Karnaugh correspondants sont :

$D_0$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 |

$D_1$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 |

$D_2$ :

| $Q_0$ \ $Q_2Q_1$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 |

D'où les équations des entrées des bascules :

$$D_0 = \overline{Q_0} \qquad D_1 = \overline{Q_0}.Q_1 + Q_0.\overline{Q_1} = Q_0 \oplus Q_1 \qquad D_2 = Q_2.\overline{Q_0} + Q_2.\overline{Q_1} + \overline{Q_2}.Q_1.Q_0$$

Le schéma se déduit alors directement de ces équations. On retrouve le schéma précédent.

**c) Compteurs/décompteurs**

Rappelons à nouveau la table de transition d'une bascule D :

| $Q_n$ | $Q_{n+1}$ | J | K |
|---|---|---|---|
| 0 | 0 | 0 | x |
| 0 | 1 | 1 | x |
| 1 | 0 | x | 1 |
| 1 | 1 | x | 0 |

*Pour obtenir un décompteur, on établit sa table des états futurs :*

| $Q_2(n)$ | $Q_1(n)$ | $Q_0(n)$ | $Q_2(n+1)$ | $Q_1(n+1)$ | $Q_0(n+1)$ | $J_2$ | $K_2$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ |
|---|---|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 1 | 1 | 1 | x | 1 | x | 1 | x |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | x | 0 | x | x | 1 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | x | x | 1 | 1 | x |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | 0 | x | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 | x | 1 | 1 | x | 1 | x |
| 1 | 0 | 1 | 1 | 0 | 0 | x | 0 | 0 | x | x | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 | x | 0 | x | 1 | 1 | x |
| 1 | 1 | 1 | 1 | 1 | 0 | x | 0 | x | 0 | x | 1 |



CamScanner

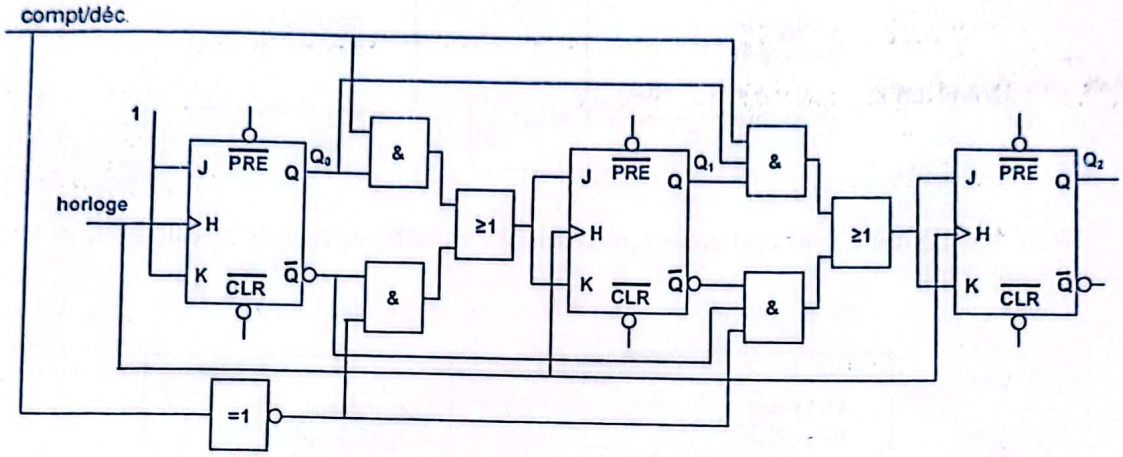
Si on la compare avec celle du compteur étudiée précédemment, on remarque que si l'on complémente toutes les valeurs des sorties $Q_i(n)$ et celles des $Q_i(n+1)$, et si l'on inverse J et K, on retrouve la table de vérité du compteur. On en déduit donc :

$$J_0 = K_0 = 1$$

$$J_1 = K_1 = \overline{Q_0}$$

$$J_2 = K_2 = \overline{Q_0}\,\overline{Q_1}$$

Le schéma de ce compteur/décompteur est donc :

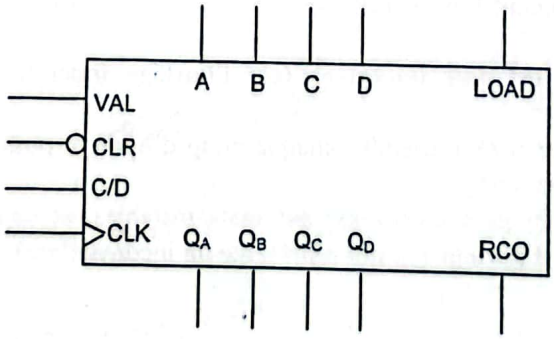



### d) Compteurs intégrés

Il existe des circuits intégrés qui permettent de réaliser plusieurs types de compteurs/décompteurs avec un seul circuit.

Le circuit peut alors être vu comme une boite noire qui possède en général les fonctions suivantes :

- une entrée de remise à zéro CLR, asynchrone ou synchrone, généralement active au niveau bas ;
- une entrée de chargement LOAD, en général synchrone, d'une valeur particulière sur les entrées A, B, C, D ;
- une commande de comptage ou de décomptage C/D ;
- une sortie de détection quand toutes les sorties valent 1 pour pouvoir propager une éventuelle retenue RCO (Ripple Carry Output) ;
- une commande de validation ou d'interdiction de comptage VAL.

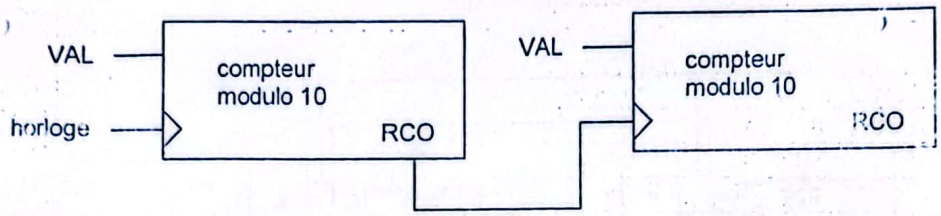



Grâce aux entrées de chargement, on peut obtenir des séquences tronquées.

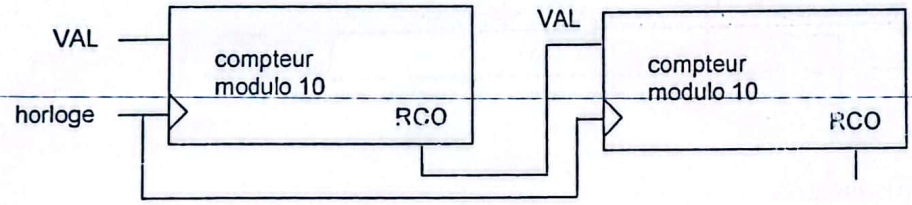
### e) Mise en cascade de compteurs

On peut mettre des compteurs en cascade pour obtenir un modulo plus élevé. La sortie du dernier étage pilote une entrée du second compteur.

La mise en cascade peut être asynchrone en utilisant l'entrée horloge du second compteur :




La mise en cascade peut également être synchrone en utilisant l'entrée de validation du second compteur :




La mise en cascade de ces deux compteurs modulo 10 permet de réaliser un compteur modulo 100.

On peut par exemple réaliser un chronomètre en mettant en cascade un compteur modulo 10 et un compteur modulo 6. Le résultat sera donc un modulo 60.

### III.3.3) Synchrone vs asynchrone

Les systèmes synchrones possèdent les avantages et inconvénients suivants vis-à vis des systèmes asynchrones :

- leur synthèse est plus simple (on a vu que l'on pouvait synthétiser n'importe quelle séquence, mais comment faire pareil avec un circuit asynchrone ? La réponse sort du cadre de ce cours) ;
- leur consommation est plus importante (car l'horloge fonctionne même quand le système est au repos) ;
- il sont plus lents (car il faut attendre chaque coup d'horloge pour la mise à jour des sorties et/ou états internes) ;
- un système séquentiel peut comporter des états instables, et ceux-ci peuvent durer pendant une période d'horloge (ce qui représente un inconvénient) ;
- ...



CamScanner